

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-318181

(43)Date of publication of application : 07.11.2003

(51)Int.Cl. H01L 21/322
H01L 21/00

(21)Application number : 2002-124027

(71)Applicant : SUMITOMO MITSUBISHI SILICON CORP

(22)Date of filing : 25.04.2002

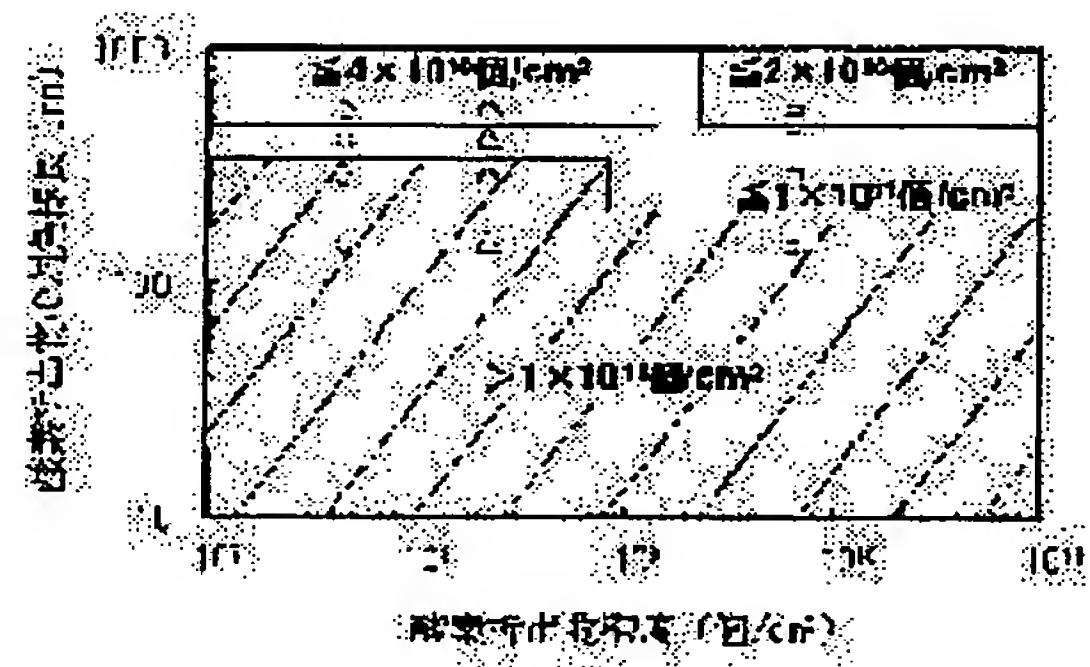
(72)Inventor : KIHARA YOSHIO
SADAMITSU SHINSUKE
SUEOKA KOJI

(54) METHOD OF EVALUATING IG POWER OF SEMICONDUCTOR SILICON SUBSTRATE

(57)Abstract:

PROBLEM TO BE SOLVED: To solve the problem that it is required that a device process is actually carried out, and that the manufacture of a MOS device for an oxide film withstand voltage test requires many hours, a lot of man-hours, and a large amount of cost in a conventional method of evaluating the IG power of a semiconductor silicon substrate for Cu.

SOLUTION: A proper range, which is demarcated with the diagonal line length and density of an oxygen deposit for superior IG performance relative to Cu, is previously, experimentally obtained, and a thermal treatment for giving the IG power is carried out on the basis of a simulation calculated by the use of a Fokker – Plank equation so as to set the diagonal line length and density of the plate-like deposit located inside the above proper range.



LEGAL STATUS

[Date of request for examination] 18.10.2002

[Date of sending the examiner's decision of rejection] 17.01.2006

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-318181

(P2003-318181A)

(43) 公開日 平成15年11月7日 (2003.11.7)

(51) Int.Cl.⁷

H 01 L 21/322

識別記号

F I

マークド (参考)

H 01 L 21/322

Z

21/00

21/00

Y

審査請求 有 請求項の数 3 O L (全 7 頁)

(21) 出願番号

特願2002-124027 (P2002-124027)

(22) 出願日

平成14年4月25日 (2002.4.25)

(71) 出願人 302006854

三菱住友シリコン株式会社

東京都港区芝浦一丁目2番1号

(72) 発明者 木原 誠之

東京都港区芝浦一丁目2番1号 三菱住友

シリコン株式会社内

(72) 発明者 定光 信介

東京都港区芝浦一丁目2番1号 三菱住友

シリコン株式会社内

(72) 発明者 末岡 浩治

東京都港区芝浦一丁目2番1号 三菱住友

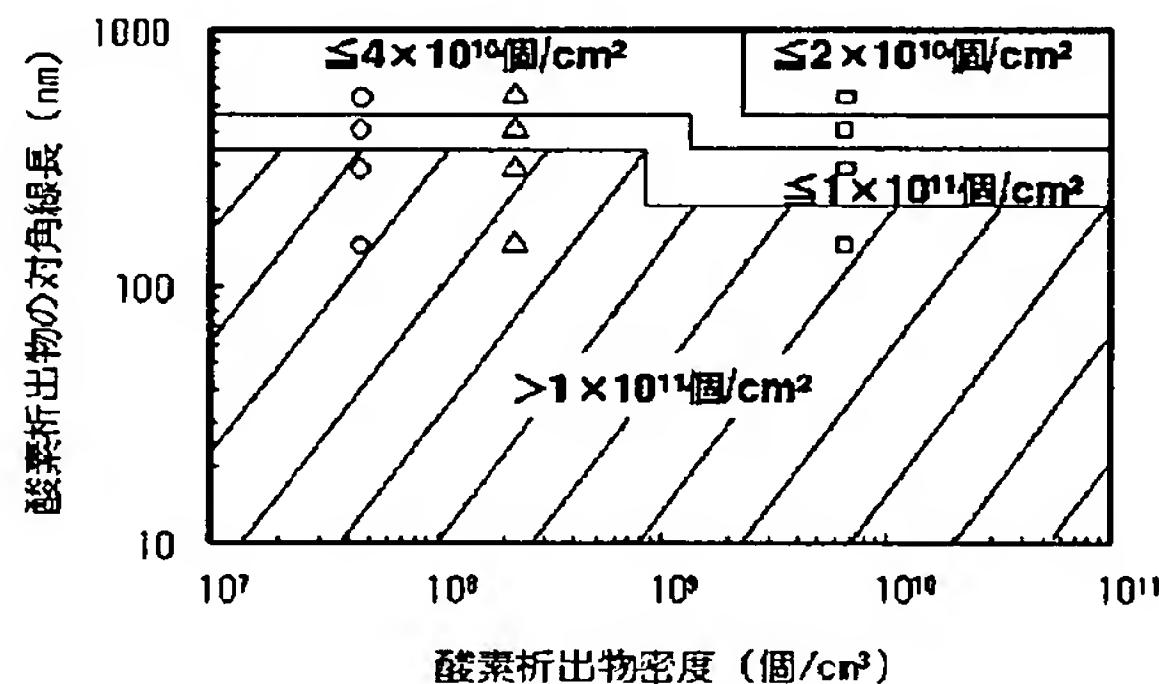
シリコン株式会社内

(54) 【発明の名称】 半導体シリコン基板におけるIG能の評価方法

(57) 【要約】

【課題】 従来の半導体シリコン基板におけるCuに対するIG能の評価方法では、実際にデバイスプロセスを行う必要があったり、酸化膜耐圧評価用のMOSデバイスの作製等、多大な時間、工数、費用を要するものであった。

【解決手段】 実験的にCuに対するIG能が良好となる酸素析出物の対角線長と密度との適性範囲を求めており、この適性範囲内に板状析出物の対角線長と密度が収まるようにIG能付与のための熱処理を、フォッカーブランク方程式を用いて計算したシミュレーションに基づいて行う。



【特許請求の範囲】

【請求項1】 実験的にCuに対するゲッタリング(IG)能が良好となる酸素析出物の対角線長と密度との適性範囲を求めておき、酸素析出物の対角線長と密度がこの適性範囲に収まるか否かでCuに対するIG能を評価することを特徴とする半導体シリコン基板におけるIG能の評価方法。

【請求項2】 前記酸素析出物の対角線長をL(nm)とし、密度をD(個/cm³)としたとき、Dの値が 1×10^9 個/cm³より小さい場合にLが300nmより大きく、Dが 1×10^9 個/cm³以上の場合にしが200nmより大きくなる範囲を前記適正範囲とすることを特徴とする請求項1記載の半導体シリコン基板におけるIG能の評価方法。

【請求項3】 前記酸素析出物の対角線長と密度とを、熱処理条件を入力してフォッカーブランク方程式を用いた計算機シミュレーションから求め、その上で前記適正範囲内に収まるか否かでCuに対するIG能を評価することを特徴とする請求項1または請求項2記載の半導体シリコン基板におけるIG能の評価方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体シリコン基板におけるIG能の評価方法に関し、より詳細には各種の半導体デバイスの基板として使用される半導体シリコン基板におけるCuに対するIG能の評価方法に関する。

【0002】

【従来の技術】 ULSIデバイスの製造工程では、デバイスの構成に応じた種々のプロセスにおいて種々の熱処理が施される。これらの熱処理工程において、Fe、Ni、Cuに代表される重金属汚染が存在していると、半導体シリコン基板表面近傍に欠陥や電気的な準位が形成され、デバイスの特性が劣化する。そのため、デバイスの製造工程に入る前に、これら重金属をデバイスの形成領域である半導体シリコン基板表面近傍から取り除いておく必要があり、IG(Intrinsic Gettering)法や各種のEG(Extrinsic Gettering)法等が前記重金属のゲッタリング法として採用されている。

【0003】 前記半導体シリコン基板のIG能は、酸素析出物の量と相関があることが以前より知られており、従来、選択エッチング後の酸素析出物密度の計測、あるいは熱処理前後における赤外線吸収量の差($\Delta [O_i]$)から酸素析出量を測定すること等により前記半導体シリコン基板におけるIG能を評価していた。

【0004】

【発明が解決しようとする課題】 しかしながら、近年のデバイスプロセスは、従来の高温プロセスから低温プロセスへと移行してきており、該低温プロセスにおいては酸素析出物の成長が抑制されるため、近年のデバイスプロセスでは、従来の酸素析出物の観察手法で観察が可能

な大きいサイズの酸素析出物を高密度で得ることが困難になってきている。

【0005】 このため、前記低温プロセスを経た半導体シリコン基板では、従来の酸素析出物の観察手法、例えば、選択エッチング後の光学顕微鏡を用いた観察で酸素析出物を観察し、酸素析出物(欠陥)密度を測定する方法や、熱処理前後における赤外線吸収量の差($\Delta [O_i]$)から酸素析出物の量を測定する方法等から推定されるIG能は、実際のIG能とあまり強い相関関係が成立しないという事態が生じるようになってきている。

【0006】 この理由としては、前記低温プロセスでは、従来の選択エッチング後の光学顕微鏡を用いた観察や、透過型電子顕微鏡(TEM)を用いた観察では検出が困難な微小な酸素析出物(欠陥)が多く生成し、これら微小な欠陥が前記実際のIG能には寄与し、かつこの場合の赤外線吸収量の差 $\Delta [O_i]$ は、従来の高温プロセスを経た半導体シリコン基板で現れる値よりもはるかに小さい値を示すことが推定されている。

【0007】 以上のような現状から、低温プロセスを経た半導体シリコン基板に関しては、現在のところ、実際のIG能の適当な評価指標がなく、IG能の評価には、

(1) 実際に半導体シリコン基板をデバイスプロセスに投入してデバイス歩留への影響を調べる、(2) 酸化膜耐圧等の電気特性を測定して評価するしか方法がなかった。

【0008】 しかし、これら(1)(2)の方法は、半導体シリコン基板を実際のデバイスプロセスに投入する必要があったり、酸化膜耐圧評価用のMOSデバイスの作製等、多大な時間、工数、費用を要するものであった。このため、短時間、低コストで実際のIG能の評価が可能な方法の開発が課題となっていた。

【0009】 上記課題を解決するため、本出願人は、酸素析出物の対角線長をL(nm)とし、密度をD(個/cm³)とした場合、 $L \times D^{0.6} \geq 1.0 \times 10^7$ の関係が成立するか否かによりIG能を評価する方法(特開2000-68280)を提案した。

【0010】 近年のデバイスプロセスにあっては、低温プロセスの採用に加え、配線材料としてCuを使用するようになってきており、Cu汚染に対し低温プロセスで形成される微小な酸素析出物によるIG能の評価指標が求められてきた。しかしながら、上記の評価方法はNiやFeの汚染に対しては有効な評価方法ではあるものの、近年問題視されるCu汚染に対するIG能を評価するにあたっては、上記の関係式を満足する範囲であっても、実際にはCuに対するIG能が良好でない場合や、上記の関係式を満足しない範囲であっても、実際にはCuに対するIG能が良好な場合があり、上記方法ではCuに対するIG能を精度良く評価するには不十分であることが判明した。

【0011】

【課題を解決するための手段及びその効果】上記課題を解決するために、本発明に係る半導体シリコン基板におけるIG能の評価方法(1)は、実験的にCuに対するIG能が良好となる酸素析出物の対角線長と密度の適正範囲を求めておき、酸素析出物の対角線長と密度がこの適正範囲内に収まるか否かでCuに対するIG能を評価することを特徴とするものである。

【0012】上記半導体シリコン基板におけるIG能の評価方法(1)によれば、前記析出物の対角線長と密度を計算機シミュレーションから求めることが可能であり、半導体シリコン基板を実際のデバイスプロセスに投入する必要はなく、また酸化膜耐圧評価用のMOSデバイスを作製する必要もなく、短時間、低成本で実際のCuに対するIG能の正確な評価が可能となる。

【0013】また、本発明に係る半導体シリコン基板におけるIG能の評価方法(2)は、上記半導体シリコン基板におけるIG能の評価方法(1)において、前記酸素析出物の対角線長をL(nm)とし、密度をD(個/cm³)としたとき、Dの値が1×10⁹個/cm³より小さい場合にLが300nmより大きく、Dが1×10⁹個/cm³以上の場合にLが200nmより大きくなる範囲を前記適正範囲とすることを特徴とするものである。

【0014】上記半導体シリコン基板におけるIG能の評価方法(2)によれば、上記の適正範囲を満足する範囲を管理指標とすることで、極めて正確にCuに対するIG能の評価が可能となる。

【0015】また、本発明に係る半導体シリコン基板におけるIG能の評価方法(3)は、上記半導体シリコン基板におけるIG能の評価方法(1)、(2)において、前記酸素析出物の対角線長と密度とを、熱処理条件を入力してフォッカープランク方程式を用いた計算機シミュレーションから求め、その上で前記適正範囲内に収まるか否かでCuに対するIG能を評価することを特徴とするものである。

【0016】上記半導体シリコン基板におけるIG能の評価方法(3)によれば、計算機シミュレーションにより正確に前記酸素析出物の対角線長L(nm)と密度D(個/cm³)とを求めることができ、実際のCuに対するIG能の評価を正確に極めて短時間に行うことができる。

【0017】

【発明の実施の形態】以下、本発明に係る半導体シリコン基板におけるIG能の評価方法の実施の形態を説明する。本発明者らが見い出した、従来は観察が不可能であった微小酸素析出物をも考慮に入れたCuに対するIG能の評価方法では、詳細を後述するフォッカープランク方程式を用いた計算機シミュレーションにより(M. Schrems et al., Semiconductor Silicon 1990, p 144)、以下にその概略を述べる。

ems et al., Semiconductor Silicon 1990, p144)、熱処理条件と酸素析出物サイズの分布を計算し、この酸素析出物サイズの分布をCuに対するIG能の管理指標として用いる。

【0018】まず、Cuに対するIG能を有する半導体シリコン基板の熱処理条件を実験的に求めるため、所定の特性、例えば比抵抗ρ、酸素濃度[O_i]を有するサンプル半導体シリコン基板に種々の温度、時間での熱処理を施し、対角線長と密度の異なる板状酸素析出物を形成する。

【0019】次に、これらのサンプル半導体シリコン基板の表面を1×10¹²/cm²の濃度のCuで汚染し、950°C、10分の熱処理を施してCuを基板内部に拡散させる。このサンプル半導体シリコン基板を室温で10日間保持し、その後、基板表面のCu濃度を原子吸光分析法により測定する。

【0020】この時、半導体シリコン基板内部にCuに対するIG能が十分にあれば、半導体シリコン基板表面のCu濃度は汚染量の1/10以下である1×10¹⁰/cm²台に低下することから、基板表面のCu濃度が1×10¹¹/cm²以下であれば、Cuに対するIG能が良好であると判断することができる。

【0021】次に各温度、各熱処理時間における酸素析出物の対角線長と密度を計算機シミュレーションにより求める。

【0022】本発明者等は、上記実験、および計算機を用いたシミュレーションの結果から、板状酸素析出物の対角線長をL(nm)とし、密度をD(個/cm³)としたとき、Dの値が1×10⁹個/cm³より小さい場合にLが300nmより大きく、Dが1×10⁹個/cm³以上の場合にLが200nmより大きくなる範囲が、Cuに対するIG能が良好となる酸素析出物の対角線長と密度の適正範囲であることを知見し、この適正範囲内となるように熱処理を施すと、得られる半導体シリコン基板の実際のCuに対するIG能が良好であると見い出した。

【0023】本実施の形態で用いた計算機を用いたシミュレーションはSchremsらにより開発されたものであり(M. Schrems et al., Semiconductor Silicon 1990, p 144)、以下にその概略を述べる。

【0024】シリコン単結晶中における酸素析出挙動を酸素析出物半径rと熱処理時間tを関数とするサイズ分布関数f(r, t)を用いて表し、f(r, t)の時間変化を下記のフォッカープランク方程式を解くことで求める。

【0025】

【数1】

$$\frac{\partial}{\partial t} f(r, t) = - \frac{\partial}{\partial r} J(r, t).$$

【0026】

* * 【数2】

$$J = - B(r, t) \frac{\partial f}{\partial r} + A(r, t) f.$$

【0027】ここで数2式中のA(r, t)とB(r, t)とは次の関係を満たす。※【0028】

※ 【数3】

$$B(r, t) = \frac{-kT}{\partial \Delta G / \partial r} A(r, t) f.$$

【0029】数3式において、kはボルツマン定数を、Tは絶対温度を、また、 $\Delta G = \Delta G(r, t)$ は半径rの酸素析出物形成に伴うGibbsの自由エネルギー変化量をそれぞれあらわしている。

【0030】そして、任意の熱処理後のf(r, t)か★

$$D(\text{個}/\text{cm}^3) = \int f(r, t) dr$$

【0032】

★ ★ 【数5】

$$L(\text{nm}) = 10^7 \times \left[\frac{8}{\beta} \right]^{\frac{1}{3}} \frac{\int r f(r, t) dr}{D(\text{個}/\text{cm}^3)}$$

【0033】ここで β は板状酸素析出物のアスペクト比(板状酸素析出物の厚さ/対角線長)であり、0.01程度の値をとる。

【0034】次に、実施の形態に係る半導体シリコン基板におけるIG能の評価アルゴリズムを図1に示したフローチャートに基づいて説明する。まず、結晶育成時の酸素析出物の挙動を計算する。ステップS1において、入力データとして①初期酸素濃度、②結晶引上速度、③炉内温度分布、④結晶部位を与えると、ステップS2において、育成後(すなわちas-grown状態)の①酸素析出物密度と、②平均酸素析出物サイズを得ることができる。

【0035】次に、ステップS3において、デバイスプロセス前に、通常、半導体シリコン基板メーカーで実施される熱処理の条件のうち、①熱処理温度と、②熱処理時間を入力データとして与える。ここには、ドナキラー処理、エピタキシャル半導体シリコン基板ならばエピタキシャル成長処理、DZ-IG処理などが含まれる。すると、ステップS4において、前記熱処理後における①酸素析出物密度と②平均酸素析出物サイズを得ることができる。

【0036】次に、ステップS5において、デバイスプロセスの各ステップにおける①熱処理温度と、②熱処理時間を入力データとして与える。その結果、ステップS6において、任意のステップ後における①板状酸素析出物の対角線長Lと、②密度を出力データとして得ること

★ら、酸素析出物の密度D(個/cm³)、及び板状酸素析出物の対角線長L(nm)を次式を用いて計算する。

【0031】

【数4】

ができる。最後に、ステップS7において、この対角線長と密度が上記適正範囲を満たすか否かで得られた半導体シリコン基板のIG能の有無を判断する。なお、半導体シリコン基板におけるIG能の本評価方法は、一旦酸素析出物のサイズと密度との適性範囲を求めておけば、パソコンで行っても15分程度で終えることができ、かつ実験も不要である。

【0037】本発明者らはこの方法で、実際の実験、および熱処理条件から計算した、対角線長L、密度Dと、IG能の関係について検討した結果、CuについてはCu固有のIG能が良好となる酸素析出物の対角線長と密度の適性範囲が存在することを見い出した。すなわち、板状酸素析出物の対角線長をL(nm)とし、密度をD(個/cm³)とした場合、Dの値が 1×10^9 個/cm³より小さい場合にLが300nmより大きく、Dが 1×10^9 個/cm³以上の場合にLが200nmより大きくなる範囲において、Cuに対するIG能が良好であることを見い出した。

【0038】本実施の形態に係る方法を用いることにより、一旦Cuに対するIG能を有する酸素析出物のサイズと密度との適性範囲を求めておけば、以後は実験を行うことなく、計算機シミュレーションを実行するのみで熱処理によるIG能の変化が予測可能となる。これにより、比較的容易に、IG能付与のための、熱処理の条件の最適化を図ることが可能となる。また、本実施の形態に係る方法では、一旦Cuに対するIG能を有する酸素

析出物のサイズと密度との適性範囲を求めておけば、以後は実験が不要であり、テストのための半導体シリコン基板や評価工数の大幅な削減が可能であり、Cuに対する優れたIG能を有する半導体シリコン基板の製造コストの大幅な削減が可能となる。

【0039】

【実施例】8インチ径、p型(100)CZ-Si基板、比抵抗 $\rho = 4.5 \sim 6.0 \Omega \cdot \text{cm}$ 、酸素濃度[O_i] = $14.0 \times 10^{17} \text{ atoms/cm}^3$ (old ASTM)であるサンプル半導体シリコン基板を使用し、基板中の板状酸素析出物密度を変化させるために、シリコン基板に1000°C以下で種々の熱処理を施し、その後、板状酸素析出物の対角線長を変化させるために1000°Cで1、4、8、16時間の熱処理を施した。次に、それぞれの半導体シリコン基板表面にCuを $1 \times 10^{12} / \text{cm}^2$ の濃度で汚染させた後、950°Cの温度で10分の熱処理を施してCuを基板内部に拡散させた。その後、半導体シリコン基板を室温で10日間保持し、基板表面のCu濃度を原子吸光分析法で測定した。

【0040】図2に、各半導体シリコン基板表面でのCu濃度の測定結果を示す。図中、○印、△印、□印は、半導体シリコン基板内の平均酸素析出物密度がそれぞれ、 $5 \times 10^7 / \text{cm}^3$ 、 $2 \times 10^8 / \text{cm}^3$ 、 $7 \times 10^9 / \text{cm}^3$ のときの結果である。これから明らかなように、Cu濃度は同一酸素析出物密度では、保持時間が増大(酸素析出物のサイズが大きくなる)するほど低下していることがわかる。

【0041】これらのサンプル基板中の板状酸素析出物の対角線長と密度をフォッカーブランク方程式を用いた計算機シミュレーションで求め、その結果と上記したCu濃度の測定結果をまとめた結果を図3に示す。図中、○印、△印、□印は、それぞれ図2と同様の平均酸素析出物密度を示している。また、ハッチングした領域はCuに対するIG能が良好でない領域(IG不可)を示し、ハッチングしていない領域はCuに対するIG能が良好な領域(IG可)を示している。一般に、デバイス歩留りとの関係から、Cu濃度が $1 \times 10^{11} / \text{cm}^2$ より小さくなればIG能が良好であると判断することができる。

【0042】以上の結果から、図3に示すように、Cuに対するIG能が良好となる酸素析出物の対角線長L(nm)と密度D(個/cm³)との関係が、 $D < 1 \times 10^9 \text{ 個/cm}^3$ のとき、 $L > 300 \text{ nm}$ であり、 $D \geq 1 \times 10^9 \text{ 個/cm}^3$ のとき、 $L > 200 \text{ nm}$ であると決定することができた。

【0043】次に、p/p⁻エピタキシャル半導体シリコン基板、窒素を $1 \times 10^{13} / \text{cm}^2$ 以上ドープしたp/p⁻エピタキシャル半導体シリコン基板、IG(800°C+1000°Cの2段熱処理)処理した半導体シリコ

ン基板の3種類の基板を用意し、それぞれの基板に対して代表的なデバイス高温熱処理を施した。その後、各基板中の板状酸素析出物の対角線長と密度をフォッカーブランク方程式を用いた計算機シミュレーションで求め、図3のごとく決定したCuに対するIG能の適正範囲の管理指標を用いて、各基板におけるCuに対するIG能を評価した。評価結果を図4に示す。

【0044】図4から明らかなように、窒素をドープしたp/p⁻エピタキシャル半導体シリコン基板およびIG処理した半導体シリコン基板は、どちらもCuに対するIG能が良好である予測結果が得られ、この予測結果は、実際のデバイスプロセスでの歩留まりとも良く対応し、本評価法の精度が高いことも判明した。

【0045】なお、上記した実施例に係る半導体シリコン基板におけるCuに対するIG能の評価方法では、酸化膜耐圧評価用のMOSデバイス作製の必要がなく、従来の酸化膜耐圧等の電気特性を測定して評価する評価方法よりも、はるかに短時間で実施することができる。また、一旦IG能を有する酸素析出物のサイズと密度との適性範囲を求めておけば、以後の評価の際には実験も不要であることから、テスト用の半導体シリコン基板代等の費用も掛からなくなり、IG能評価に要するコストの大幅な削減が可能となる。

【0046】また、本評価方法を適用することにより、デバイスプロセスに入る前にCuに対するIG能を有するか否かの予測が可能であるため、IG能に優れた半導体シリコン基板の作製も容易になり、また、デバイスプロセスに入る前にIG能を有するか否かの予測が可能であるため、デバイス製造をさらに高歩留りで実施することも可能となる。

【0047】更に、従来、赤外線吸収の測定により赤外線吸収量の差△[O_i]を測定する評価方法では、赤外線吸収が強すぎて評価できなかったP⁺、P⁺⁺、N⁺、N⁺⁺等の低抵抗半導体シリコン基板に対しても、本評価方法は適用することができ、これら低抵抗半導体シリコン基板に関するIG能を簡易に予測することも可能となる。

【図面の簡単な説明】

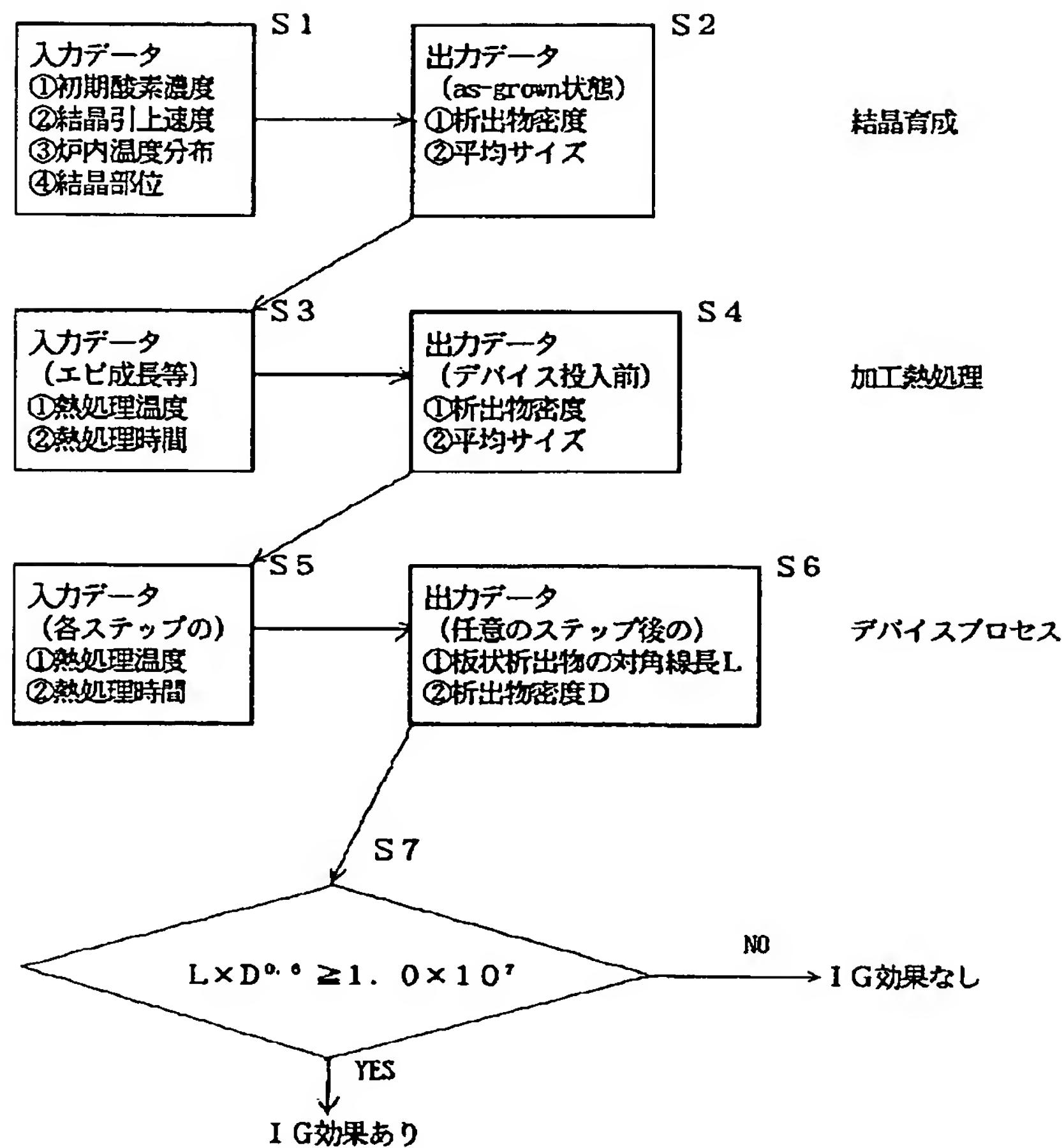
【図1】本発明の実施の形態に係る半導体シリコン基板におけるIG能評価のアルゴリズムを示すフローチャートである。

【図2】実施例に係る半導体シリコン基板表面でのCu濃度を示すグラフである。

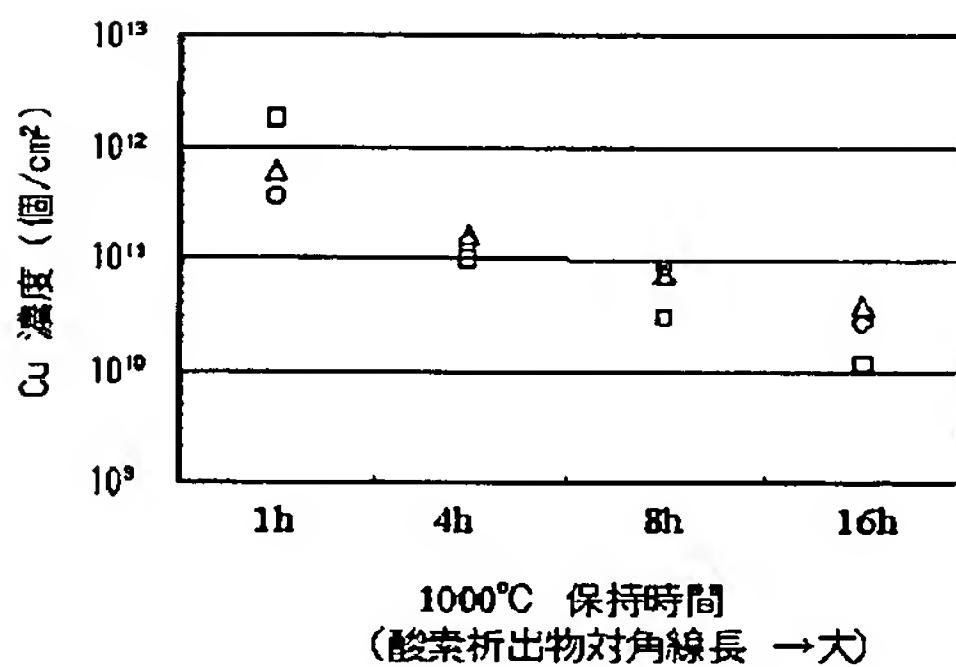
【図3】実施例に係るCuに対するIG能の適正範囲を示すグラフである。

【図4】実施例に係る種々の半導体シリコン基板について本発明に係るIG能の評価法でCuに対するIG能を予測した結果を示すグラフである。

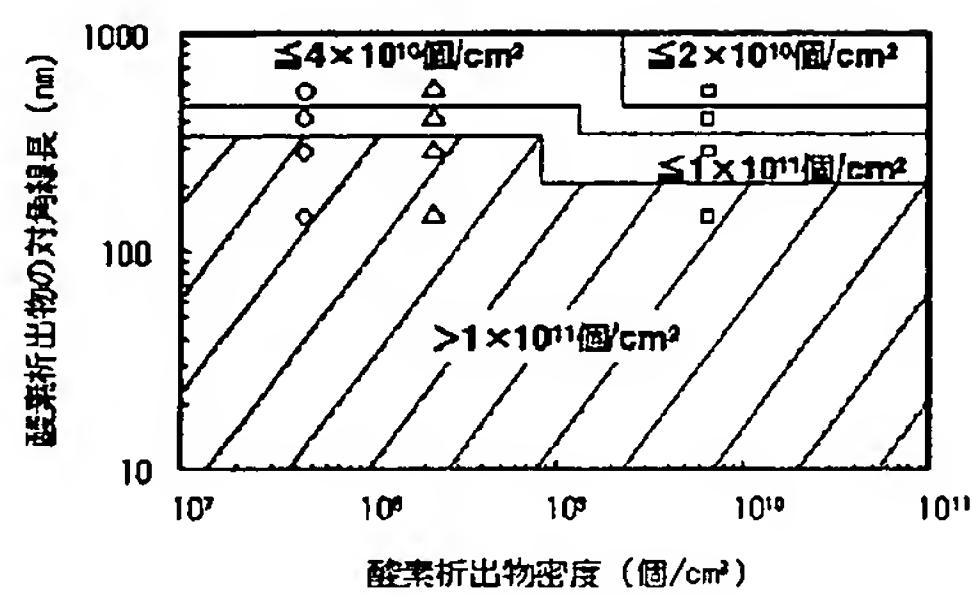
【図1】



【図2】



【図3】



【図4】

